



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05335622 A**(43) Date of publication of application: **17.12.93**

(51) Int. Cl.

H01L 33/00(21) Application number: **04135220**(71) Applicant: **ASAHI CHEM IND CO LTD**(22) Date of filing: **27.05.92**(72) Inventor: **IMAI HIDEAKI**

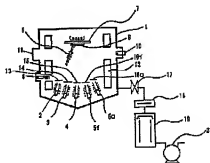
(54) SEMICONDUCTOR LIGHT-EMITTING DEVICE

COPYRIGHT: (C)1993,JPO&Japio

(57) Abstract:

PURPOSE: To obtain a gallium nitride semiconductor device having high light extracting efficiency by forming a light emitting layer of a gallium nitride compound and extracting light from an electrode on which a pattern for uniformly applying a voltage is formed.

CONSTITUTION: After an n-GaN semiconductor layer is formed by opening a Ga shutter 13 while a substrate 8 is heated to and maintained at 700°C and an ammonia gas is supplied from a cracking gas cell 6, a Zn-doped p-GaN semiconductor layer is grown on the n-GaN semiconductor layer by opening shutters 13 and 16b. Then an element pattern and electrodes are formed through a precise machining process and an Al electrode and netlike Au electrode (covering 25% of the surface) are respectively formed on the surface of the n-GaN and p-GaN semiconductor layers by vacuum deposition. Therefore, a semiconductor light emitting device having an excellent performance can be obtained when a package is formed after elements are cut off with a dicing saw and wiring is made with gold wires.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-335622

(43) 公開日 平成5年(1993)12月17日

(51) Int.Cl.⁵

H 0 1 L 33/00

識別記号

庁内整理番号

F I

技術表示箇所

C 8934-4M

E 8934-4M

審査請求 未請求 請求項の数3 (全 10 頁)

(21) 出願番号 特願平4-135220

(22) 出願日 平成4年(1992)5月27日

(71) 出願人 000000033

旭化成工業株式会社

大阪府大阪市北区堂島坂1丁目2番6号

(72) 発明者 今井 秀秋

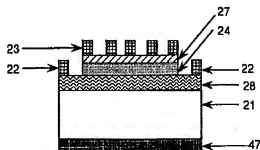
静岡県富士市鼓島2番地の1 旭化成工業株式会社内

(54) 【発明の名称】 半導体発光装置

(57) 【要約】

【目的】 光の取り出し効率に優れる半導体発光装置を得ること。

【構成】 透明基板上に形成される窒化ガリウム系半導体からなる発光層のp型あるいはn型半導体層に均一に電圧を印加するためのパターン形成した電極が該半導体表面層の表面を50%超えない範囲で被覆し、電極側から光を取り出すことができる半導体発光装置。



【特許請求の範囲】

【請求項1】 透明基板上に窒化ガリウム系化合物からなるn型半導体層およびp型あるいは1型半導体層を組み合わせてなる発光層を少なくとも一つ有し、該発光層に電圧を印加するために半導体層の所望の部位に電極が形成されている半導体発光素子構造において、p型あるいは1型半導体層を表面層とし、かつ該p型あるいは1型半導体層からなる表面層に電圧を均一に印加するためのパターンを形成された電極が、該半導体表面層の表面を、50%を超えない範囲で覆い、その電極側から光を

取り出すことを特徴とする半導体発光装置。
 【請求項2】 透明基板上の一方の基板面に少なくとも一層の金属層を有し、かつその反対側の基板面上に窒化ガリウム系化合物からなるn型半導体層およびp型あるいは1型半導体層を組み合わせてなる発光層を少なくとも一つ有し、該発光層に電圧を印加するために半導体層の所望の部位に電極が形成されている半導体発光素子構造において、p型あるいは1型半導体層を表面層とし、かつ該p型あるいは1型半導体層からなる表面層に電圧を均一に印加するためのパターンを形成された電極が、該半導体表面層の表面を、50%を超えない範囲で覆い、その電極側から光を取り出すことを特徴とする半導体発光装置。

【請求項3】 窒化ガリウム系化合物のp型あるいは1型半導体層からなる表面層に形成される電極のパターンがネット状、クシ状あるいはミナダ状であることを特徴とする請求項1あるいは2記載の半導体発光装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、特に表示、ディスプレイ、光通信に最適な紫外域～橙色半導体発光装置に関するものである。

【0002】

【従来の技術】半導体素子、特に可変域発光ダイオード(LED)は、広い分野において表示素子として使用されているが、従来、紫外域～青色発光ダイオードおよびレーザダイオードは実用化されておらず、特に3原色を必要とするディスプレイ用として開発が急がれている。紫外域～青色発光ダイオードおよびレーザダイオードとしては、ZnSe、ZnS、GaInやSiCなどを用いたものが報告されている。

【0003】しかし、一般的に大きなバンドギャップを有する化合物半導体の作製は難しく、とくに発光素子に使用可能な薄膜の製造方法はまだ確立されているとは言えない。そのなかで、短波長発光素子として有望視されている窒化ガリウム系半導体薄膜は、これまではサファイア基板上にMBE法、MOCVD法、ハロゲンCVD法、スパッタリング法により作製されている(「プログレス オブ クリスタルグロース アンド キャラクタライゼーション (Progress of Crysta

l Growth and Characterization) 17 (1988) 53-78]。窒化ガリウム系半導体薄膜においてはそれ自身の結晶性基板がないため、ヘテロエピタキシー法による薄膜成長を行なわなくてはならず、発光素子として使用できる結晶性の良好な薄膜を作製することが困難であるという問題点がある。基板としては、サファイア、酸化亜鉛、シリコン、石英、SiC、GaAsやGaP等が用いられている。しかし、シリコン、SiC、GaAsやGaPのような導電性の基板上での結晶性の良好な窒化ガリウム系半導体薄膜の成長は困難であり、従来は絶縁性の基板が主として用いられている。なかでも、サファイアC面基板を用いてその上にAlNのバッファ層を設けることにより結晶性の良好なGaIn薄膜を得ることができているという報告がある[日本結晶成長学会誌 15 (1988) 334-342]。しかしながら、絶縁性の基板を使用するため、電極の取り出し方法が困難であるとか、発光した光を基板を通して取り出すために基板による光の吸収があるため発光効率が低くなるといふ問題点がある。

【0004】したがって、窒化ガリウム系半導体薄膜からなる光の取り出し効率の良い発光装置を得ることは困難であり、とくに短波長発光素子作製の大きな問題点であった。

【0005】

【発明が解決しようとする課題】本発明は、短波長発光素子として、発光した光の取り出し効率に優れ、かつ電極の形成および取り出しが容易な窒化ガリウム系半導体発光装置を提供しようとするものである。

【0006】

【課題を解決するための手段】本発明者らは前記問題点を解決するため鋭意研究を重ねた結果、基板を透過する発光した光を取り出すことができる構造とすることにより、優れた性能を有する半導体発光装置を得ることを可能とした。すなわち、本発明は透明基板上に窒化ガリウム系化合物からなるn型半導体層およびp型あるいは1型半導体層を組み合わせてなる発光層を少なくとも一つ有し、該発光層に電圧を印加するために半導体層の所望の部位に電極が形成されている半導体発光素子構造において、p型あるいは1型半導体層を表面層とし、かつ該p型あるいは1型半導体層からなる表面層に電圧を均一に印加するためのパターンを形成された電極が、該半導体表面層の表面を、50%を超えない範囲で覆い、その電極側から光を取り出すことを特徴とする半導体発光装置、および透明基板上の一方の基板面に少なくとも一層の金属層を有し、かつその反対側の基板面上に窒化ガリウム系化合物からなるn型半導体層およびp型あるいは1型半導体層を組み合わせてなる発光層を少なくとも一つ有し、該発光層に電圧を印加するために半導体層の所望の部位に電極が形成されている半導体発光素子構造において、p型あるいは1型半導体層を表面層とし、かつ

3

該p型あるいはi型半導体層からなる表面層に電圧を均一に印加するためのパターンを形成された電極が、該半導体表面層の表面を、50%を超えない範囲で覆い、その電極側から光を取り出すことを特徴とする半導体発光装置である。

【0007】本発明においては、基板としては透明で表面が平坦であれば良く、一般的に用いられるガラス、多結晶基板、あるいは単結晶基板を用いることができる。

その例としては、石英ガラス、高ケイ酸ガラス等のガラスや、炭化ケイ素(SiC)、酸化マグネシウム(MgO)、サファイア(Al₂O₃)、石英(SiO₂)、酸化チタン(TiO₂)、チタン酸ストロンチウム(SrTiO₃)、ランタンアルミニート(LaAlO₃)等の単結晶基板がある。なかでも、上記のような単結晶基板において、該基板上に直接形成する窒化ガリウム系半導体の少なくとも一つの格子定数の整数倍が、該単結晶基板の格子定数の整数倍と5%以下、好ましくは2%以下のミスマッチとなるような表面を出した単結晶基板を用いることが好ましいものとなる。このような表面を有する基板を得る方法としては、単結晶基板の適当な面を基準として、これから所望の角度だけ傾いた面が出るように結晶を成長させるか、基準となる面を有する結晶を成長した後にカッティング・研磨することにより行うことができる。これにより、この基板上に結晶性の良好な窒化ガリウム系半導体薄膜を形成することが可能となる。この場合に、基板面のRHEED(Refractive High Energy Electron Diffraction)パターンにおいてストロークパターンが観察できる基板であればさらに良質な窒化ガリウム系半導体薄膜を得ることができる。さらに、一般的に用いられるガラス、多結晶基板あるいは単結晶基板の上に、窒化ガリウム系半導体の格子定数が、該単結晶基板の格子定数の整数倍と5%以下のミスマッチとなるような単結晶あるいは高配向性の薄膜を形成せしめて、その上に目的とする窒化ガリウム系半導体薄膜を成長することもできる。

【0008】本発明において、窒化ガリウム系化合物とはガリウム単独からなるGa₂N半導体あるいはガリウムとIII族元素からなるガリウム系混晶半導体のことである。ガリウム系混晶半導体としてはGaInN、GaAlN、GaInAlN、GaAlBN等があるがとくにこれらに限定されるものではない。窒化ガリウム系化合物の導電型を制御するためには適当な不純物をドーピングすればよいが、n型ドーパントの例としてはSi、Ge、C、Sn、Se、Te等があり、p型ドーパントの例としてはMg、Ca、Sr、Zn、Be、Cd、HgやLi⁺等がある。これらのドーパントの種類とドーピング量を変えることによってキャリアーの種類やキャリアー密度を変えることができる。また、この時に膜厚の方向によりドーピングする濃度を変えた構造としたり、

4

特定の層のみにドーピングするδドーピング層を設けた構造とすることもできる。ドーピングの方法としては、窒化ガリウム系半導体薄膜を形成しながら、あるいは薄膜作製後にイオン注入や拡散法等によって行うことができる。

【0009】本発明の半導体発光装置としては、少なくとも一種類のn型窒化ガリウム系半導体層およびp型あるいはi型半導体層を組み合わせた窒化ガリウムを有し、その発光層はこれらの半導体層を適当に組み合わせればよく、たとえばn/i、n/p、n/i/p、n/n/p、n'/n/i、n/p/p'等のような構造を有し、さらにそれぞれの層は組成の異なる単結晶窒化ガリウム系半導体層を用いることも可能である。また、単結晶窒化ガリウム系半導体からなる量子井戸構造を形成せしめて、発光効率を高めたり発光波長を制御することもできる。

【0010】半導体発光装置の構造の例としては、図3に示すn-GaN/p-GaNや図4に示すn-Ga_{1-x}In_xN/p-Ga_{1-x}In_xNの他に、n-Ga_{1-x}Al_xN/p-Ga_{1-x}Al_xN、n-GaN/p-GaN、n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN、n-Ga_{1-x}Al_xN/p-Ga_{1-x}Al_xN (0 ≤ x ≤ 1, 0 ≤ y ≤ 1)、あるいは図5に示すn'-GaN/n-GaN/p-GaN、図6に示すn-Ga_{1-x}In_xN/i-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN (x ≤ y, 0 ≤ x ≤ 1, 0 ≤ y ≤ 1)、図7に示すn-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN (x ≤ y, 0 ≤ x ≤ 1, 0 ≤ y ≤ 1)、図8に示すn-Ga_{1-x}Al_xN/i-Ga_{1-x}Al_xN/p-Ga_{1-x}Al_xN (x ≤ y, 0 ≤ x ≤ 1, 0 ≤ y ≤ 1)、図9に示すn-Ga_{1-x}In_xAl_{1-x}N/i-Ga_{1-x}In_xAl_{1-x}N/p-Ga_{1-x}In_xAl_{1-x}N (x + y ≤ a + b, 0 ≤ x ≤ 1, 0 ≤ y ≤ 1, 0 ≤ a ≤ 1, 0 ≤ b ≤ 1)、図10に示すn-GaN/p-GaN/n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN (0 ≤ x ≤ 1)、図11に示すGaInN系組成傾斜構造/n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN (0 ≤ x ≤ 1)、図12に示すn-Ga_{1-x}In_xN/量子井戸構造/n-Ga_{1-x}In_xN (0 ≤ x ≤ 1)、図13に示すGa₂N-GaInN系超格子層/n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN (0 ≤ x ≤ 1)等がある。ここで、組成傾斜構造とは基板側から発光層側へ順次混晶の組成を変化せしめて格子整合をとることで、亜超格子層とは組成の異なる数百オングストローム以下の超薄膜を交互に積層して基板と発光層の間の歪を緩和して発光特性を向上することを可能としたものである。量子井戸構造とは量子効果が発現する数百オングストローム以下の厚さの窒化ガリウム系半導体混晶の活性層をそれよりバンドギャップの大きな窒化ガリウム系半導体混晶のクラッド層ではさんだ構造である。このような構造を一つ有する単一量子井戸構造や、

5

この量子井戸構造を得るパリア層で隔てて多層に積層した多重量子井戸構造とすることにより、発光効率を高めたり、発光のしきい値電流を低くすることも可能である。また図14には $n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN/n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN$ ($0 \leq x \leq 1, 0 \leq y \leq 1$) のような発光層を2層有するような構造を示す。この場合、たとえば電極22イと電極22ロの間に電圧を印加すると青色の発光を、電極22ハと電極23の間に電圧を印加すると緑色の発光を、電極22イと電極23の間に電圧を印加すると黄色の発光を得ることができる。このように電圧を印加する電極を選ぶことによって二つの異なった発光色や中間色を発光できる素子を得ることが可能となる。

【0011】本発明における窒化ガリウム系半導体薄膜の全体順序としては、とくに制限はされないが、エッチング等のプロセスを容易にするためには、5 μm 以下にすることが好ましく、さらに好ましくは3 μm 以下にすることである。本発明において、p型あるいは1型半導体層を基板側から一寄位位置に設ける、すなわち表面層となるが、その上に発光層に電圧を印加するための電極を形成せしめる。p型あるいは1型半導体層の表面に均一に電圧を印加することが発光装置の発光輝度を上げたり、発光を半導体層の表面で均一に行うということでも好ましいものとなる。p型あるいは1型半導体層の表面に形成する電極の材料としてはAl、In、Cu、Ag、Au、Pt、Ir、Pd、Rh、W、Ti、Ni等の金属の単体あるいはそれらの合金やPt、W、Mo等のシリサイドを用いることができる。p型あるいは1型半導体層と直接に接触する電極の材料としては、仕事関数が3.5eV以上であることが好ましく、さらに好ましくは4.0eV以上であり、これにより電極と該p型あるいは1型半導体層間のバリアーを小さくして良好なオーミック特性を得ることができる。その場合、その電極材料を一部のみとするか、あるいは積層構造とすることも可能である。とくに、Ni、W、Tiのような高融点の金属を積層する構造とすることにより、電極の耐熱性、耐ポテンディング性を向上せしめるのも好ましいものである。発光素子に均一に発光させるためにp型あるいは1型半導体層に均一に電圧を印加することが好ましく、さらに発光した光を電極側から取り出すために該p型あるいは1型半導体層の表面を電極が覆う面積は50%以下、好ましくは40%以下、さらに好ましくは30%以下とすることである。そのために、電極はp型あるいは1型半導体層の表面上にパターンを形成することが必要で、パターンの例として図15に示すネット状、図16に示すクシ状、図17に示すミナダ状とすることができ、さらにはこれらにパターンの組合せや溝状、島状等があるが、とくにこれらに限定されるものではない。電極の幅と電極間隔はp型あるいは1型半導体層の電気的抵抗や印加する電圧の大きさにより

6

変えればよく、電極の幅を狭くして、電極間隔の距離を小さくすれば、光の取り出し効率が向上する。電極の幅をサブミクロン程度とし、かつ電極間もサブミクロン程度の間隔とすることによりp型あるいは1型半導体層の表面に均一に電圧を印加するとともに光の取り出し効率も大きくすることができる。

【0012】また、本発明においては、透明基板上的に窒化ガリウム系化合物が形成されたい面(図18に示すような少なくとも一層の金属層を設けることも好ましいものとなる。この金属層は窒化ガリウム系化合物のn型半導体層およびp型あるいは1型半導体層を組み合わせた発光層において発光して基板を通して出てくる光を反射して電極側から取り出すことを可能とするものである。これにより、発光素子の光の取り出し効率を高めることができる。金属層として使われる材料としては、Al、In、Cu、Ag、Au、Pt、Ir、Pd、Rh、W、Mo、Ti、Ni等の金属の単体あるいはそれらの合金がある。金属層は、一層だけでなく、反射鏡付きフレームにパッケージするときの耐酸化性、耐熱性や耐ポテンディング性等を向上せしめるために、Ni、W、Mo等の高融点の金属を積層した構造とすることも好ましいものとなる。

【0013】つぎに本発明の発光素子の製造方法について説明する。本発明においては、窒化ガリウム系化合物からなる半導体薄膜の作製方法としては、CVD (Chemical Vapor Deposition) 法、MOCVD (Metal Organic Chemical Vapor Deposition) 法、ガスソースMBE (Molecular Beam Epitaxy) 法等がある。なかでも有機化合物を用いず、高真空中で薄膜成長が可能なガスソースMBE法が良質な窒化ガリウム系半導体薄膜を作製できるという点で好ましいものである。

【0014】以下、ガスソースMBE法において、窒素を含有するガス状化合物のガスソースとGa固体ソースを用いることにより、基板上に所望の窒化ガリウム系半導体からなる積層構造を作製する方法について説明する。ここで、窒素を含有するガス状化合物としては、アンモニアガス、三フッ化窒素、ヒドラジン、ジメチルヒドラジン等を単独で、あるいはアンモニアガス、三フッ化窒素、ヒドラジン、ジメチルヒドラジン等を主体とする混合ガスを用いることができる。混合ガスとしては、上記のような化合物を窒素、アルゴンやヘリウム等の不活性ガスで希釈して使用することも可能である。窒素を含有するガス状化合物の供給量は基板表面においてGaの供給量より大きくする必要があり、窒素を含有するガス状化合物の供給量がGaの供給量より小さくなると生成するGa₂N半導体薄膜からの窒素の抜けが大きくなるため良好なGa₂N半導体薄膜を得ることが困難となる。したがって、窒素を含有するガス状化合物の供給量は固

7

体ソースより10倍以上、好ましくは100倍以上、さらに好ましくは1000倍以上にすることである。窒素を含有するガス状化合物の供給方法としてはガスセルを用いればよく、これは窒化ボロン、アルミナ、石英、ステレンスなどの管を基板面に開口部に向けて薄膜成長装置内に設置し、バルブや流量制御装置、圧力制御装置を接続することにより供給量の制御や供給の開始・停止を行うことができるようにしたものである。また、クラッキングガスセルを使用することもアンモニアガス、三フッ化窒素、ヒドラジンやジメチルヒドラジン等を活性化

した状態で基板表面に効率的に供給することによって好ましいものとなる。クラッキングガスセルとは、触媒の存在下においてアンモニアガス、三フッ化窒素、ヒドラジンやジメチルヒドラジン等を加熱し、効率良く活性化せしめるものであって、触媒としてはアルミナ、シリカ、窒化ホウ素、炭化ケイ素のようなセラミックスを繊維状あるいは多孔質状にして表面積を大きくすることが好ましいものとなる。クラッキングの温度は触媒の種類やアンモニアガス、三フッ化窒素、ヒドラジン、ジメチルヒドラジン等の供給量等によって変えることが必要であるが、100〜600℃の範囲に設定することが好ましいものとなる。

【0016】ガスソースMBE法により窒化ガリウム系半導体薄膜を製作するうえで、Ga、InやAlのようなII-V族金属元素と窒素を含有するガス状化合物を同時に基板面に供給したり、Gaと窒素を含有するガス状化合物を交互に基板面に供給したり、あるいは薄膜成長時に成長中断して結晶化を促進したりする方法を行うこともできる。とくに、RHEED (Refractive High Energy Electron Diffraction) パターンを観察してストリークが見えることを確認しながら膜成長を行うことは好ましいものである。

【0016】以下、一例としてアンモニアガスを用いたガスソースMBE法により作製した窒化ガリウム系半導体薄膜からなる発光素子の製造方法について説明するが、とくにこれに限定されるものではない。装置としては、図1に示すような真空容器1内に、蒸発用ルツボ(クローズドセル) 2、3、4および5、クラッキングガスセル6、基板加熱ホルダー7、および四重極子質量分析器9、RHEEDガン10、およびRHEEDスクリーン11を備えたガスソースMBE装置を用いた。

【0017】蒸発用ルツボ2にはGa金属を入れ、基板面において $1.0^{15} \sim 1.0^{19} / \text{cm}^2 \cdot \text{sec}$ になる温度に加熱し、アンモニアガスや三フッ化窒素の導入にはクラッキングガスセル6を用い、アンモニアガスや三フッ化窒素を基板8に直接吹き付けるように設置した。導入量は基板表面において $1.0^{15} \sim 1.0^{19} / \text{cm}^2 \cdot \text{sec}$ になるように供給した。蒸発用ルツボ4および5にはMg、Ca、Zn、Be、Cd、Sr、Hg、Li等のp型ドーパント

8

トやSi、Ge、Sn、C、Se、Te等のn型ドーパントを入れ、所定の供給量になるように温度および供給時間を制御することによりドーピングを行なう。

【0018】基板8としては、サファイアR面からサファイアc軸のR面射影を回転軸として9.2度回転させた面を使用し、200〜900℃に加熱した。まず、基板8を真空容器1内で900℃で加熱した後、所定の成長温度に設定し、0.1〜3.0オングストローム/secの成長速度で膜厚0.1〜3μmのn型GaN半導体薄膜を、ついで蒸発用ルツボ2および蒸発用ルツボ4のMgのシャッターを同時に開けて膜厚0.01〜2μmのp型あるいはi型GaN半導体薄膜を形成せしめ、発光素子用の積層薄膜を作製した。本発明において、RHEEDのストリークパターンを見ながら膜成長を行うことは好ましいものである。

【0019】ついで、該積層薄膜にプロセスングを行うことにより、素子の形状を決めるとともに電圧を印可するための電極を設ける。リソグラフィープロセスは通常のフォトリソ材料を用いる一般的なプロセスで行うことができ、エッチング法としてはドライエッチング法を用いることが好ましい。ドライエッチング法としては、イオンミリング、ECRエッチング、反応性イオンエッチング、イオンビームアシストエッチング、集束イオンビームエッチングを用いることができる。とくに本発明においては、窒化ガリウム系半導体の積層薄膜の全体膜厚が小さいためにこれらのドライエッチング法が効率的に適用できるのも特長の一つである。

【0020】p型あるいはi型半導体層の表面に均一に電圧を印加するための電極の材料としてはAl、In、Cu、Ag、Au、Pt、Ir、Pd、Rh、W、Ti、Ni等の金属の単体あるいはそれらの合金やPt、W、Mo等のシリサイドを用いることができる。電極は、MBE法、CVD法、真空蒸着法、電子ビーム蒸着法やスパッタ法により作製することができる。また、発光層が形成されている面と反対側の面上に形成する金属層の材料としてはAl、In、Cu、Ag、Au、Pt、Ir、Pd、Rh、W、Ti、Ni等の金属の単体あるいはそれらの合金を用いることができる。それらの金属層は、MBE法、CVD法、真空蒸着法、電子ビーム蒸着法やスパッタ法により作製することができる。また、金属の積層構造を作製する場合にはこれらの方法を組み合わせるにより行うことができる。

【0021】このような方法によって得られたウエハーをダイシングソー等で切断し、ワイヤーボンディングにより金線を用いて配線し、エポキシ系樹脂、メタクリル系樹脂やカーボネート系樹脂等によるパッケージを行い、発光素子を作製した。

【0022】

【実施例】以下、実施例によりさらに詳細に説明する。発光強度は発光表面から垂直線上20cmの距離で測定

した。

【0023】

【実施例1】アンモニアガスを用いたガスソースMBE法により、サファイア基板上にGaN半導体積層薄膜を成長し、それを使用した青色の発光素子を作製した例について説明する。図1に示すような真空容器1内に、蒸発用ルツボ2、3、4および5、クラッキングガスセル6、基板加熱ホルダー7、四重極質量分析器9、RHEED用電子銃10、およびRHEEDスクリーン11を備えたガスソースMBE装置を用いた。

【0024】蒸発用ルツボ2にはGa金属を入れ1020℃に加熱し、蒸発用ルツボ5口にはZn金属を入れ190℃に加熱した。ガスの導入には内部にアルミナファイバーを充填したクラッキングガスセル6を使用し、0℃に加熱して、ガスを直接に基板7に吹き付けるようにして5cc/minの速度で供給した。基板8としては20mm角の大きさのサファイアc面からサファイアc軸のR面射影を回転軸として9、2度回転させた面を用いた。

【0025】真空容器内の圧力は、成膜時において 1×10^{-4} Torrであった。まず、基板8を900℃で30分間加熱し、ついで700℃の温度に保持し成膜を行う。成膜はアンモニアガスをクラッキングガスセル6から供給しながら、まずGaのシャッター13を開け、1.0オングストローム/secの成膜速度で膜厚6000オングストロームのn-GaN半導体層を作製する。つぎに、シャッター13とともにシャッター16口を開け膜GaN半導体薄膜上に800オングストロームのZnをドーピングしたp-GaN半導体層を成長し、GaN半導体積層薄膜を作製した。

【0026】ついで、微細加工プロセスを適用することにより、素子パターンの作製および電極の形成を行う。リソグラフィプロセスは通常のフォトリソグラフィ材料を用いるプロセスにより行うことができ、エッチング法としてはイオンミリング法により、素子パターンを作製を行った。ついで、n-GaN半導体層にはAl電極を、p-GaN半導体層には電極幅が20μmで電極間距離が50μmのネット状のAu電極（表面の25%を覆う）をそれぞれ真空蒸着法によって形成した。この素子の断面構造を図3に、ダイオード特性を図2に示す。

【0027】この方法により得られた素子をダイシングソーで切断し、ワイヤーボンダーにより金線を用いて配線を行った後、エポキシ樹脂によりパッケージングした。この素子の電極に10Vの電圧を印加して13mAの電流を注入すると、発光強度が90mcdの青色の発光が観測された。

【0028】

【実施例2】アンモニアガスを用いたガスソースMBE法により、サファイア基板上にGaN半導体積層薄膜を成長し、それを使用した発光素子を作製した例について

説明する。図1に示すような真空容器1内に、蒸発用ルツボ2、3、4および5、クラッキングガスセル6、基板加熱ホルダー7、四重極質量分析器9、RHEED用電子銃10、およびRHEEDスクリーン11を備えたガスソースMBE装置を用いた。

【0029】蒸発用ルツボ2にはGa金属を入れ1020℃に加熱し、蒸発用ルツボ5口にはZn金属を入れ190℃に加熱した。ガスの導入には内部にアルミナファイバーを充填したクラッキングガスセル6を使用し、0℃に加熱して、ガスを直接に基板7に吹き付けるようにして5cc/minの速度で供給した。基板8としては20mm角の大きさのオフ角が0、3度のサファイアR面を用いた。

【0030】真空容器内の圧力は、成膜時において 1×10^{-4} Torrであった。まず、基板8を900℃で30分間加熱し、ついで700℃の温度に保持し成膜を行う。成膜はアンモニアガスをクラッキングガスセル6から供給しながらまずシャッター13を開け、1.0オングストローム/secの成長速度で1500オングストロームの厚みのn-GaN半導体層を、続けて4500オングストロームのn-GaN半導体層を形成し、ついでシャッター13とともにシャッター16口を開けてZnをドーピングした500オングストロームの厚みのp-GaN半導体層を形成しGaN半導体積層薄膜を作製した。

【0031】ついで、微細加工プロセスを適用することにより、素子パターンの作製および電極の形成を行う。リソグラフィプロセスは通常のフォトリソグラフィ材料を用いるプロセスにより行うことができ、エッチング法としてはイオンミリング法により、素子パターンを作製を行った。ついで、n-GaN半導体層にはAl電極を、p-GaN半導体層には電極幅が20μmで電極間距離が50μmのネット状のAu電極（表面の25%を覆う）をそれぞれ真空蒸着法によって形成した。この素子の断面構造を図5に示す。

【0032】この方法により得られた素子をダイシングソーで切断し、ワイヤーボンダーにより金線を用いて配線を行った後、エポキシ樹脂によりパッケージングした。この素子の電極に10Vの電圧を印加して10mAの電流を注入すると、発光強度が70mcdの青色の発光が観測された。

【0033】

【実施例3】GaN半導体積層薄膜が形成されていない基板面に金属層を形成する以外は、実施例2と同様の方法によりGaN半導体積層構造を作製した。金属層は5000オングストロームのAl層とし、真空蒸着法により作製した。この素子の断面構造を図8に示す。この素子の電極に10Vの電圧を印加して10mAの電流を注入すると、発光強度が80mcdの青色の発光が観測された。

【0034】

【実施例4】アンモニアガスを用いたガスソースMBE法により、サファイア基板上にGaIn組成傾斜構造を成長し、その上にGaIn混品からなる発光層を形成し、それを使用して青色の発光素子を作製した例について説明する。図1に示すような真空容器1内に、蒸発用ルツボ2、3、4および5、クラッキングガスセル6、基板加熱ホルダー7、四重極質量分析器9、RHEED用電子銃10、およびRHEEDスクリーン11を備えたガスソースMBE装置として用いた。

【0035】蒸発用ルツボ2にはGa金属を入れ1020℃に加熱し、蒸発用ルツボ3にはIn金属を入れ880℃に加熱し、蒸発用ルツボ5にはMg金属を入れ290℃に加熱した。ガスの導入には内部にアルミナファイバーを充填したクラッキング基板6を使用し、400℃に加熱して、ガスを直接に基板7に吹き付けるようにして5cc/minの速度で供給した。

【0036】基板8としては、20mm角の大きさのサファイアR面からサファイアc面のR面射影を回転軸として90度回転させた面を用いた。真空容器内の圧力は、成膜時において 1×10^{-4} Torrであった。まず、基板8を900℃で30分間加熱し、ついで700℃の温度に保持し成膜を行う。成膜はアンモニアガスをクラッキングガスセル6から供給しなら、まず10秒間Gaのシャッター13のみを開け、ついでGaとInのルツボのシャッターを開けて、蒸発用ルツボ3の温度を880℃から910℃まで0.6℃/minの速度で昇温しながら、1.0オングストローム/secの成膜速度で、膜厚3000オングストロームのGaInからGa_{0.95}In_{0.05}組成傾斜構造を有するGaIn混品薄膜を作製する。つぎに、該GaIn混品薄膜上に2000オングストロームのn型Ga_{0.95}In_{0.05}N半導体層を成長し、さらにその上に蒸発用ルツボ2、3および5のシャッターを開けてMgをドーピングしたp型Ga_{0.95}In_{0.05}N半導体層を成長し、GaIn混品積層薄膜を作製した。

【0037】ついで、微細加工プロセスを適用することにより、素子パターンを作製および電極の形成を行う。リソグラフィプロセスは通常のフォトリソグラフィ材料を用いるプロセスにより行うことができ、エッチング法としてはイオンミリング法により、素子パターンを作製を行った。ついで、n-GaInN半導体層にはA1電極を、p-GaInN半導体層には電極幅が20μmで電極間距離が50μmのネット状のAu電極（表面の25%を覆う）をそれぞれ真空蒸着法によって形成した。この素子の断面構造を図11に、平面構造を図15に示す。

【0038】この方法により得られた素子をダイシングソーで切断し、ワイヤーボンダーにより金線を用いて配線を行った後、エポキシ樹脂によりパッケージングし

た。この素子の電極に10Vの電圧を印加して15mAの電流を注入すると、発光強度が70mcdの青色の発光が観測された。

【0039】

【実施例5】実施例4において、p-GaInN半導体積層薄膜上にネット状電極が形成されていない外は、実施例4と同様の方法によりGaInN半導体積層構造を作製した。該p-GaInN半導体積層薄膜上に、電極幅が50μmで電極間距離が50μmのクシ状のAu電極（表面の23%を覆う）を真空蒸着法により作製した。この素子の平面構造を図16に示す。

【0040】この方法により得られた素子をダイシングソーで切断し、ワイヤーボンダーにより金線を用いて配線を行った後、エポキシ樹脂によりパッケージングした。この素子の電極に10Vの電圧を印加して13mAの電流を注入すると、発光強度が60mcdの青色の発光が観測された。

【0041】

【実施例6】実施例4において、p-GaInN半導体積層薄膜上にネット状電極が形成されていない外は、実施例4と同様の方法によりGaInN半導体積層構造を作製した。該p-GaInN半導体積層薄膜上に、電極幅が50μmで電極間距離が50μmのミランダ状のAu電極（表面の20%を覆う）を真空蒸着法により作製した。この素子の平面構造を図17に示す。

【0042】この方法により得られた素子をダイシングソーで切断し、ワイヤーボンダーにより金線を用いて配線を行った後、エポキシ樹脂によりパッケージングした。この素子の電極に10Vの電圧を印加して12mAの電流を注入すると、発光強度が55mcdの青色の発光が観測された。

【0043】

【発明の効果】本発明の発光素子においては、窒化ガリウム系化合物からなる発光層を形成し、p型あるいは1型半導体層を表面層とし、その上に電圧を均一に印加するためのパターンを形成した電極を設け、電極側から光を取り出すことにより、発光効率が優れた発光素子を得ることができるという特長がある。

【図面の簡単な説明】

【図1】薄膜作製に用いたガスソースMBE装置の概略図である。

【図2】実施例1の素子の電流-電圧測定を示した図である。

【図3】n-GaN/p-GaN構造発光素子の断面構造を示した図である。

【図4】n-Ga_{1-x}In_xN/p-Ga_{1-x}In_xN構造発光素子の断面構造を示した図である。

【図5】n'-GaN/n-GaN/p-GaN構造発光素子の断面構造を示した図である。

【図6】n-Ga_{1-x}In_xN/1-Ga_{1-y}In_yN/p

—Ga_{1-x}In_xN構造発光素子の断面構造を示した図である。

【図7】n-Ga_{1-x}In_xN/p-Ga_{1-y}In_yN/p-Ga_{1-z}In_zN構造発光素子の断面構造を示した図である。

【図8】n-Ga_{1-x}Al_xN/i-Ga_{1-y}Al_yN/p-Ga_{1-z}Al_zN構造発光素子の断面構造を示した図である。

【図9】n-Ga_{1-x-y}In_xAl_yN/i-Ga_{1-z-t}In_zAl_tN/p-Ga_{1-r-s}In_rAl_sN構造発光素子の断面構造を示した図である。

【図10】n-GaN/p-GaN/n-Ga_{1-x}In_xN/p-Ga_{1-y}In_yN構造発光素子の断面構造を示した図である。

【図11】GaInN系組成傾斜構造/n-Ga_{1-x}In_xN/p-Ga_{1-y}In_yN構造発光素子の断面構造を示した図である。

【図12】n-Ga_{1-x}In_xN/量子井戸構造/p-Ga_{1-y}In_yN構造発光素子の断面構造を示した図である。

【図13】GaN-GaInN至超格子構造/n-Ga_{1-x}In_xN/p-Ga_{1-y}In_yN構造発光素子の断面構造を示した図である。

【図14】n-Ga_{1-x}In_xN/p-Ga_{1-y}In_yN/n-Ga_{1-z}In_zN/p-Ga_{1-t}In_tN構造発光素子の断面構造を示した図である。

【図15】ネット状電極を形成した発光素子の平面図を示す。

【図16】クシ状電極を形成した発光素子の平面図を示す。

【図17】ミランダ状電極を形成した発光素子の平面図を示す。

【図18】n'-GaN/n-GaN/p-GaN構造からなる発光層と該発光層が形成されていない基板面に金属層が形成された構造からなる発光素子の断面構造を示した図である。

【符号の簡単な説明】

- 1 真空容器
- 2 蒸発用ルツボ
- 3 蒸発用ルツボ
- 4 蒸発用ルツボ
- 5 イ蒸発用ルツボ
- 5 ロ蒸発用ルツボ
- 6 クラッキングガスセル

7 基板加熱ホルダー

8 基板

9 四重極質量分析器

10 RHEED用電子銃

11 RHEEDスクリーン

12 クライオパネル

13 シャッター

14 シャッター

15 シャッター

16 イシャッター

16 ロシャッター

17 パルプ

18 コールドトラップ

19 油拡散ポンプ

20 油回転ポンプ

21 基板

22 n-GaN系半導体層に形成する電極

23 p-あるいはi-GaN系半導体層に形成する電極

24 n-GaN

25 p-GaN

26 n-Ga_{1-x}In_xN

27 p-Ga_{1-x}In_xN

28 n'-GaN

29 i-GaN

30 i-Ga_{1-y}In_yN

31 p-Ga_{1-y}In_yN

32 n-Ga_{1-z}Al_zN

33 i-Ga_{1-z}Al_zN

34 p-Ga_{1-z}Al_zN

35 n-Ga_{1-r-s}In_rAl_sN

36 i-Ga_{1-r-s}In_rAl_sN

37 p-Ga_{1-r-s}In_rAl_sN

38 GaInN系組成傾斜構造

39 GaN-GaInN至超格子構造

40 n-Ga_{1-y}In_yN

41 n-GaN系半導体層に設けられた電極

42 n-GaN系半導体層

43 i-あるいはp-GaN系半導体層

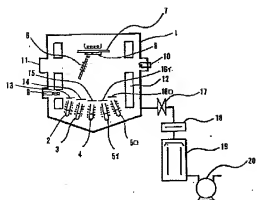
44 ネット状電極

45 クシ状電極

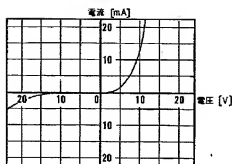
46 ミランダ状電極

47 金属層

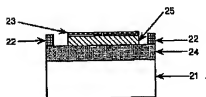
【図1】



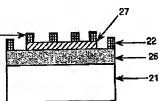
【図2】



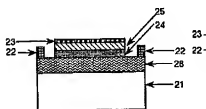
【図3】



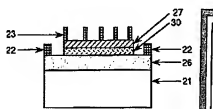
【図4】



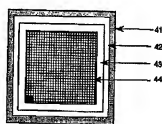
【図5】



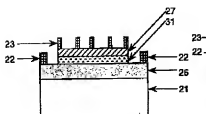
【図6】



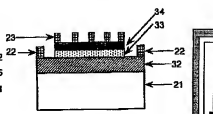
【図15】



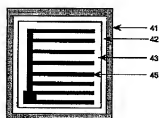
【図7】



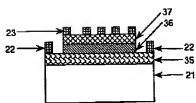
【図8】



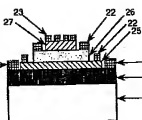
【図16】



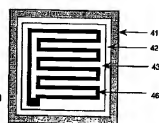
【図9】



【図10】



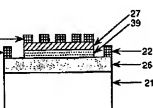
【図17】



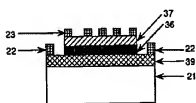
【図11】



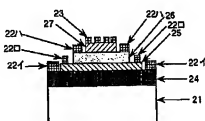
【図12】



【図13】



【図14】



【図18】

